107年2月1日三校合併為「國立高雄科技大學」

國立高雄第一科技大學 107 學年度 碩士班 招生考試 試題紙

系 所 別：電腦與通訊工程系　　組　別：晶片設計組

考科代碼：2213　　考　科：電子學

==========

注意事項：

1、各考科一律可使用本校提供之電子計算器，考生不得使用自備計算器，違者該科不予計分。

2、請於答案卷上規定之範圍作答，違者該題不予計分。

一 :選擇題 10 題（每題 2%, 共 20%）

1. 有關新一代半導體科技技術的發展，下列何者敘述較不符合目前的發展趨勢？(A)採用的初始晶圓（wafer）越來越薄 (B)電晶體元件（device）的尺寸越來越小 (C)積體電路（IC）使用的電源越來越低 (D)單一晶片（chip）的電路密度越來越高

2. 一個運算放大器，若 V+ = +10 mV 而 V- = -10 mV，那共模輸入電壓（Common-mode input voltage） 為：(A) +20 mV (B) -20 mV (C) 0 mV (D) +10 mV

3. 橋式整流電路中，理想二極體之逆向峰值電壓（PIV）為電源峰值的多少倍？(A) 1 (B) 2 (C) 3 (D) 4

4. 下列何者並非使用差動對放大器的好處？(A) 可降低外界的雜訊干擾 (B) 可減少偏壓電路所需之大電容及大電阻 (C)適合於積體電路的應用 (D) 可減少電路所需的電晶體數目

5. 雙極性接面電晶體（BJT）固定偏壓電路加入射極電阻後，可提高工作點穩定度，這是一種：(A) 正回授 (B) 負回授 (C) 集極回授 (D) 不具回授的作用

6. 在積體電路中，電流源常又具何功用？(A)被動負載 (B)緩衝器 (C)主動負載 (D)整流器

7. 一個雙極性電晶體(BJT)元件的規格 β =100，若其基極電流為 20 μA，集極電流為 1.2 mA，則電晶體操作在：(A) 截止區 (B) 主動區 (C) 飽和區 (D)三極管區

8. 在矽單晶體內，加入何種雜質會形成 P 型半導體？(A) 碳（C） (B) 硼（B） (C) 磷（P） (D) 鉀（K）

9. 在下列 MOS 電晶體放大器組態中，以那一種放大器具有最小的輸入電阻？(A)共源（CS）放大器 (B)共閘（CG）放大器 (C) 共汲（CD）放大器 (D) 疊接（Cascode）放大器

10. 有關一個理想運算放大器之敘述，下列何者錯誤？(A) 直流偏壓在主動區 (B) 輸入電流為零 (C)共模輸出訊號是無限大 (D)輸出端可當作一輸出阻抗為零之理想電源

第二部分: 簡答及計算題（80%）

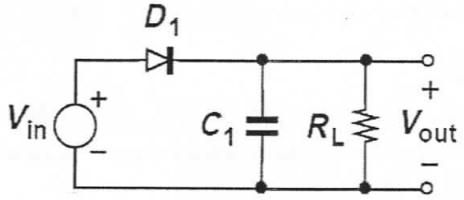
二. 請簡單條列5個項目說明在數位電路中，目前CMOS電路漸漸取代雙極性接面電晶體(BJT)電路之原因。(10%)

國立高雄科技大學圖書館

三.(a) 請繪出 CMOS 反相器之電路。(5%)

(b) 若負載電容 1pF, 偏壓 V_{DD}=3.3V, 頻率 10MHz, 求其功率消耗。(5%)

四.圖一為整流器,若二極體(D_1)之導通電壓為 0 V,導通電阻為 0 Ω,輸入信號為弦波 Vin(t) = 5sin(10πt) V, 若輸出 Vout 漣波電壓<0.1 V,R_L = 100 kΩ,則電容 C_1 之最小值為何?(10%)



圖一:二極體整流電路.

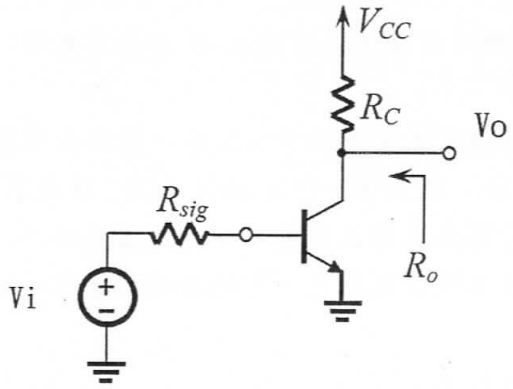
五. 在 CMOS 半導體製程中,請用電晶體 PMOS 和 NMOS 來設計一個標準的三輸入的反及閘(NAND)邏輯電路;假設 NMOS 尺寸(W/L)=1 以及(u_n=3 u_p),請標明 PMOS 尺寸(W/L)。(注意:PMOS 電路和 NMOS 電路採用對偶方式設計)(10%)

六. 圖二中電晶體偏壓於主動區(Active),其小訊號參數 g_m、r_π、r_o、$\beta=g_m r_\pi$為已知,Vi 為外加電壓訊號源以 R_C、R_{sig} 及電晶體小訊號參數表示。畫出圖二電路的

(a)小訊號等效電路(10%),

(b)列式推導 Ro 之數學式(5%),

(C)及列式推導電壓增益(Av= Vo / Vi)。(5%)



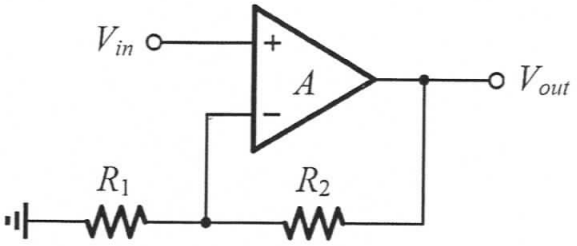
圖二:共射極(CE)放大器.

國立高雄科技大學圖書館

七. 圖三如下圖，我們利用運算放大器（Operational Amplifier）設計電路，使得整體電路增益可達到 10 的需求，其中 R_2 = 9KΩ。

(a) 假設使用理想運算放大器，求出 R_1 的值。(10%)

(b) 接續，當運算放大器的增益 A 為有限值，但希望下圖電路的增益可以達到 0.1% 誤差內，則運算放大器的增益 A 至少要多少才可以達到如此精準需求。(10%)



圖三: 運算放大器電路.

國立高雄科技大學圖書館